

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-332173

(43)Date of publication of application : 21.11.2003

(51)Int.Cl.

H01G 9/012

H01G 9/14

H05K 3/46

(21)Application number : 2002-142091

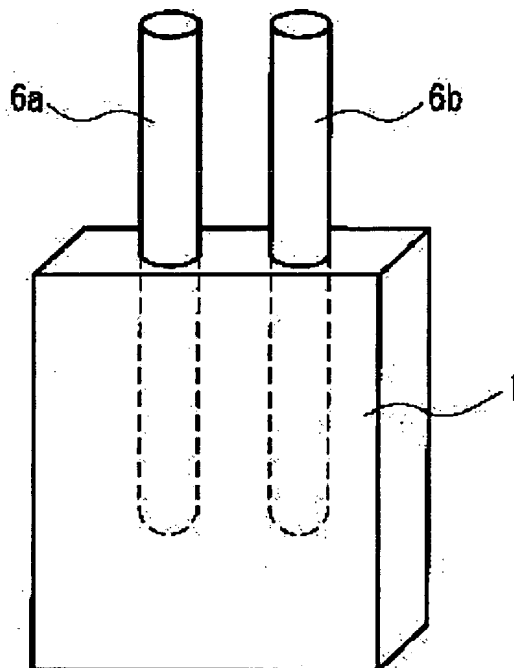
(71)Applicant : MATSUSHITA ELECTRIC IND CO  
LTD

(22)Date of filing : 16.05.2002

(72)Inventor : YOSHIDA MASANORI  
SHIMADA MIKIYA  
ISHIKAWA AKIHIRO  
OKANO KAZUYUKI**(54) CAPACITOR ELEMENT, SOLID ELECTROLYTIC CAPACITOR, AND SUBSTRATE WITH BUILT-IN CAPACITOR****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a capacitor element that is low in ESL and high in performance in a high-frequency region, and to provide a solid electrolytic capacitor and a substrate with a built-in capacitor.

**SOLUTION:** The capacitor element is obtained by successively forming a dielectric layer, a solid electrolyte layer, and a cathode conductor layer on the surface of a porous anode body 1 formed by molding and sintering a valve metal powder and a plurality of valve-metal leads 6a and 6b. Since the conductive path of the porous anode body 1 can be made smaller, a low-ESL can be realized in the high-frequency region. For example, tantalum powder of 100,000  $\mu\text{F V/g}$  is used as the valve metal powder and a plurality of tantalum-made lead wires having diameters of 200  $\mu\text{m}$  is used as the lead wires 6a and 6b.

**LEGAL STATUS**

[Date of request for examination]

05.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-332173

(P2003-332173A)

(43)公開日 平成15年11月21日(2003.11.21)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード\*(参考)

H 0 1 G 9/012

H 0 1 G 9/14

A 5 E 3 4 6

9/14

H 0 5 K 3/46

Q

H 0 5 K 3/46

H 0 1 G 9/05

P

審査請求 有 請求項の数7 O L (全 5 頁)

(21)出願番号 特願2002-142091(P2002-142091)

(22)出願日 平成14年5月16日(2002.5.16)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 吉田 雅憲

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 嶋田 幹也

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 110000040

特許業務法人池内・佐藤アンドパートナーズ

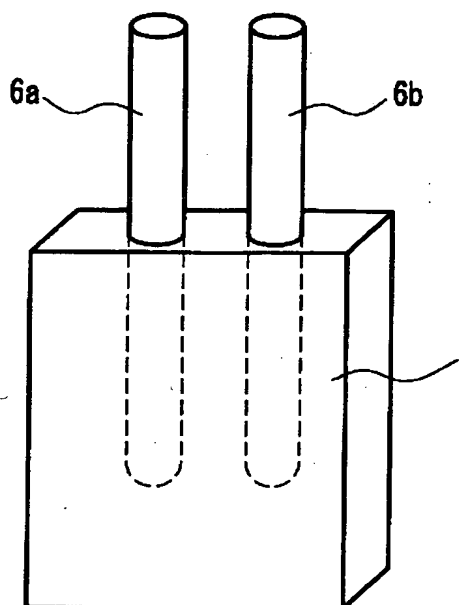
最終頁に続く

(54)【発明の名称】 コンデンサ素子、固体電解コンデンサおよびコンデンサ内蔵基板

(57)【要約】

【課題】低ESLで高周波領域における高性能のコンデンサ素子と固体電解コンデンサおよびコンデンサ内蔵基板を提供する。

【解決手段】井金属の粉末と井金属リード6a、6bを成形焼結した多孔質陽極体1の表面に誘電体層と固体電解質層と陰極導体層が順次形成されたコンデンサ素子であって、前記井金属リード6a、6bを複数本備える。多孔質陽極体の導電パスを小さくすることができるので、高周波領域において低ESLを実現することができる。井金属1としては、例えば100000μF・V/gのタンタル粉末を用い、リード線6a、6bとしては線径200μmのタンタル製リード線を複数本用いる。



**【特許請求の範囲】**

【請求項1】 弁金属の粉末と弁金属リードを成形焼結した多孔質陽極体表面に、誘電体層と、固体電解質層と、陰極導体層が順次形成されたコンデンサ素子であって、前記弁金属リードを複数本備えたことを特徴とするコンデンサ素子。

【請求項2】 前記弁金属リードが2～3本である請求項1に記載のコンデンサ素子。

【請求項3】 前記複数の弁金属リードが前記多孔質陽極体の同一面から同一方向に導出されている請求項1または2に記載のコンデンサ素子。

【請求項4】 前記複数の弁金属リードが前記多孔質陽極体の内部で接続されている請求項1～3のいずれかに記載のコンデンサ素子。

【請求項5】 前記複数の弁金属リードにさらに陽極端子を接続し、前記陽極端子が前記コンデンサ素子を実装する回路基板または内部の配線導体である請求項1～4のいずれかに記載のコンデンサ素子。

【請求項6】 前記請求項1～4のいずれかに記載のコンデンサ素子に少なくとも陽極端子と陰極端子を設け、外装樹脂によりパッケージングした固体電解コンデンサであって、前記複数本の弁金属リードが2つ以上の陽極端子に接合されていることを特徴とする固体電解コンデンサ。

【請求項7】 請求項6に記載の固体電解コンデンサを内蔵した基板であって、銀導電性樹脂層と第1の配線回路層上の配線導体とを導電性接着剤で接続し、陽極リードと第2の配線回路層上の配線導体とを導電性接着剤で接続することにより、前記電解コンデンサを内蔵したことを特徴とするコンデンサ内蔵基板。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、コンデンサ素子および固体電解コンデンサ、特に電源平滑回路の2次側、コンピュータの中央処理装置（CPU）周りに使用される高周波インピーダンスを低減する等価直列インダクタンスの小さいコンデンサ、およびそれをを用いたコンデンサ実装または内蔵基板に関する。

**【0002】**

【従来の技術】近年、電子機器のデジタル化に伴って、それに用いるコンデンサも高周波領域において容量が大きく、小形のものが強く要望されるようになってきた。この要求に対しては容量の点で固体電解コンデンサが適しているが、等価直列抵抗（以下、ESRと略す）を下げ、さらにコンデンサの外部接続端子の部分に起因する等価直列インダクタンス（以下、ESLと略す）を下げる試みがなされている。

【0003】このような、固体電解コンデンサとして、特開平4-123416号公報にはアルミ箔の表面を陽極酸化し、これを誘電体層として用いた小形で大容量の

固体電解コンデンサが、特開平4-48616号公報には板状の陽極体の両面に誘電体層、電解質層および導電体層を順次生成し、陰極端子を設けた小形で大容量の固体電解コンデンサが、また特開平6-267802号公報には誘電体層の一方の面に陽極を、他方の面に陰極を形成し、陰極および陽極にそれぞれ2本の接続端子を設け、一方の陰極端子と陽極端子の組を入力用とし、他方の陰極端子と陽極端子の組を出力用とした電解コンデンサが開示されている。

【0004】一般的に、このような固体電解コンデンサは、エッチングした弁金属薄板や、弁金属の粉末と弁金属リードを成形焼結された多孔質陽極体表面に、陽極酸化皮膜を形成して誘電体とし、かつこの誘電体における陽極引き出し部以外の部分に、固体電解質層、カーボン層、銀導電性樹脂層を形成し、さらにこのコンデンサ素子に、陽極端子と陰極端子を接続し、その後、トランスファーマールドやポッティング等によりパッケージを施して製造される。

**【0005】**

【発明が解決しようとする課題】しかしながら、上記の従来のコンデンサでは、ESLが大きく高周波領域でのインピーダンスが大きくなるという問題を有していた。

【0006】また、高周波になればなるほど、プリント配線のランド部分を表皮効果的に電流が流れてコンデンサ素子の内部に効率よく電流を通過させにくくなり、その結果、コンデンサのキャパシタンスを最大限に生かし、インダクタンスを最小にすることができないという問題を有していた。

【0007】本発明は上記の従来の問題を解決するもので、低ESLで高周波領域における高性能のコンデンサ素子および固体電解コンデンサおよびコンデンサ内蔵基板を提供することを目的とするものである。

**【0008】**

【課題を解決するための手段】前記目的を達成するために本発明のコンデンサ素子は、弁金属の粉末と弁金属リードを成形焼結した多孔質陽極体表面に、誘電体層と、固体電解質層と、陰極導体層が順次形成されたコンデンサ素子であって、前記弁金属リードを複数本備えたことを特徴とする。

【0009】次に本発明の固体電解コンデンサは、前記のコンデンサ素子に少なくとも陽極端子と陰極端子を設け、外装樹脂によりパッケージングした固体電解コンデンサであって、前記複数本の弁金属リードが2つ以上の陽極端子に接合されていることを特徴とする。

【0010】次に本発明のコンデンサ内蔵基板は、前記の固体電解コンデンサを内蔵した基板であって、銀導電性樹脂層と第1の配線回路層上の配線導体とを導電性接着剤で接続し、陽極リードと第2の配線回路層上の配線導体とを導電性接着剤で接続することにより、前記電解コンデンサを内蔵したことを特徴とする。

## 【0011】

【発明の実施の形態】本発明のコンデンサ素子は、多孔質陽極体の導電パスを小さくすることができるので、高周波領域において低ESLを実現することができる。すなわち、多孔質陽極体の導電経路を短くすることで、高周波領域における低ESLのコンデンサを実現することができる。また、複数の井金属リードが少なくとも2つ以上の陽極端子に接合され、その陽極端子を陽極入力側、他方の陽極端子を陽極出力側に用いることでコンデンサ素子の内部に効率よく電流を通過させやすくなり、その結果、コンデンサのキャパシタンスを最大限に生かし、インダクタンスを最小にすることができる。

【0012】また、配線回路層と樹脂層を積層し、配線回路層の層間に電子部品を配置したコンデンサ内蔵基板において電子部品の一つとして上記の低ESLコンデンサを用いることにより、小型・高性能の高周波コンデンサ内蔵基板を実現することができる。

【0013】前記複数の井金属リードが前記多孔質陽極体の同一面から同一方向に導出されていると、陽極単端子、陽極多端子構造のコンデンサに対応することができる。

【0014】また、前記複数の井金属リードが前記多孔質陽極体の内部で接続されていると、陽極多端子構造のコンデンサ素子の電流許容量を大きくすることができる。

【0015】また、コンデンサ素子を実装または内蔵する回路基板の配線導体を端子として兼用すると、コンデンサの形状寸法および製造工程を簡略化できる。

【0016】次に本発明の電解コンデンサ内蔵基板によれば、コンデンサの形状寸法および製造工程を簡略化でき、薄型化かつ低ESR化できる。

【0017】以下、本発明の実施の形態について図面を用いて説明する。

【0018】（実施の形態1）図1は実施の形態1における第1の例を説明する多孔質陽極体の概念斜視図である。井金属1としては、例えば $100000\mu\text{F}\cdot\text{V/g}$ のタンタル粉末を用い、リード線6a、6bとしては線径 $200\mu\text{m}$ のタンタル製リード線を所望の本数用い、成形体への埋め込み部の深さを4mm、突出長さ5mmとして成形し焼結する。形状は角形状で、成形体サイズが厚み0.5mm、横3.4mm、縦5.4mmである。焼結温度は $1300^\circ\text{C}$ で真空焼結して、多孔質陽極体7とする。

【0019】そして、コンデンサ素子として評価するために、図2に示すように前記多孔質陽極体1に $85^\circ\text{C}$ のリン酸溶液中で印加電圧30Vで化成を行い、厚み約70nmの誘電体層2を形成した。さらに、固体電解質3として二酸化マンガンを充填して形成した後、グラファイト粒子を含む水溶性溶液にディッピングしてカーボン層4を形成し、銀導電性樹脂層5からなる陰極導体層を

ディッピングにより形成した。

【0020】本実施形態で線径 $200\mu\text{m}$ のタンタル製リード線を用いた理由は、リード本数が多くなることで外部端子との接続の際に生じる応力により、陽極体が割れるのを防止するためである。すなわち、リード本数を複数にした場合は、陽極体の厚み方向に応力が加わった時に、先にリード線が曲がり、陽極体の応力を緩和するように設計すれば良い。

【0021】したがって、本方法に限らず、リード線を太くした場合には、リード線にくさびを設けても良く、偏平形状のリード線を用いても良い。

【0022】（実施の形態2）前記実施の形態1において説明したコンデンサ素子を複数枚積層して積層型コンデンサとすることにより、一層大容量化することができる。図5はコンデンサ素子を複数枚（本実施例では3枚）積層して構成した積層型コンデンサの概念図である。なお、図5では、説明のために陽極端子8aを仮想的に剥離した状態を示している。この状態で少なくとも両電極端子の端面を露出させて樹脂ケースおよび樹脂を用いて封止し、パッケージ10の1側面に両電極端子が露出した構造を得る。パッケージ1の側面にはめっき法、導電性樹脂ペーストの焼付け法または金属板の貼り付け法により陽極外部端子8a、8bおよび陰極外部端子9が形成されている。図5と図2の関係は、図2における多孔質陽極体1が陽極外部端子8a、8b側に配置され、銀導電性樹脂層5が陰極外部端子9側に配置される。

【0023】（実施の形態3）図6は本発明の実施の形態3におけるコンデンサ内蔵基板の要部断面図である。図6に示す多層配線基板は第1の配線回路層14と樹脂層15と第2の配線回路層16とで構成される。図6においては、第1の配線回路層14と第2の配線回路層16の主面に配線導体12、12'が形成された例を示しているが、それぞれの配線回路層の両面に配線導体が形成されていてもよい。

【0024】第1の配線回路層14と第2の配線回路層16の間、すなわち樹脂層15には図1に示したコンデンサが、図6の如く配置されている。図6では、コンデンサとして多孔質陽極体7の所定の表面に誘電体層2を形成し、その表面に固体電解質層3を形成し、その表面にカーボン層4、銀導電性樹脂層5を形成したものを示しているが、コンデンサとしてはこれに限定されるものではない。

【0025】このようなコンデンサを多層配線基板の間に設置し、陽極リード6と第2の配線回路層16の配線導体12'とを導電性接着剤11で接続し、銀導電性樹脂層5と第1の配線回路層14の配線導体12とを導電性接着剤11で接続している。このようにパッケージ前のコンデンサを用いてコンデンサ内蔵基板を構成することにより工程を単純化することができ、さらには厚さを

薄くすることができる。また、リード6と配線導体12が重なり合うように構成することによって、さらに低ESL化することができる。

#### 【0026】

【実施例】以下実施例を用いて本発明をさらに具体的に説明する。なお、本発明は下記の実施例に限定されない。

【0027】（実施例1）リードを2本用い、図1に示すリード6a、6bには共通の陽極端子を接合し、陰極導体層には陰極端子を接合して、約80重量%のシリカを含むエポキシ樹脂でモールドして固体電解コンデンサを20個作製した。これらの固体電解コンデンサを用いて、5MHzでのESLを測定した。

【0028】（実施例2）リードを2本用い、図3に示すリード6a、6bに個別の陽極端子を接合し、陰極導体層には陰極端子を接合して、約80重量%のシリカを含むエポキシ樹脂でモールドして固体電解コンデンサを20個作製した。6aを入力側、6bを出力側とした固体電解コンデンサを用いて、5MHzでのESLを測定した。

【0029】（実施例3）リードを3本用い、図4に示すリード6a、6b、6cに個別の陽極端子を接合し、陰極導体層には陰極端子を接合して、約80重量%含むエポキシ樹脂でモールドして固体電解コンデンサを20個作製した。6bを入力側、6aおよび6cを出力側とした固体電解コンデンサを用いて、5MHzでのESLを測定した。

【0030】（比較例）リード線を1本とした従来のコンデンサ素子を作製し陽極端子を接合し、陰極導体層には陰極端子を接合して、約80重量%のシリカを含むエポキシ樹脂でモールドして固体電解コンデンサを20個作製した。

【0031】その測定結果の平均値を（表1）に示す

#### 【0032】

【表1】

| 5MHz-ESL値(nH) |     |
|---------------|-----|
| 実施例1          | 4.9 |
| 実施例2          | 4.2 |
| 実施例3          | 3.8 |
| 比較例           | 5.8 |

【0033】（表1）より、弁金属の粉末と複数の弁金属リードを成形焼結された多孔質陽極体表面に、誘電体層、および固体電解質層、および陰極導体層が順次形成されたコンデンサ素子とすることで、多孔質陽極体の導電経路を短くすることで高周波領域で低ESLのコンデンサを実現することができた。また陽極多端子構造とすることでより低ESLのコンデンサを実現することができた。

【0034】また、複数の弁金属リードを多孔質陽極体

の同一面から導出させることにより、多孔質陽極体の製造が容易であり、また陽極単端子、陽極多端子構造のコンデンサに対応することができた。

【0035】また、複数の弁金属リードが前記多孔質陽極体の内部で接続されていると、陽極多端子構造のコンデンサ素子の電流許容量を大きくすることができる。

#### 【0036】

【発明の効果】以上説明したように、本発明のコンデンサ素子および固体電解コンデンサは、複数の弁金属リードが多孔質陽極体の同一面から導出されたことにより、低ESLの固体電解コンデンサを実現することができる。さらに、多孔質陽極体製造が簡便であり、また陽極単端子、陽極多端子構造のコンデンサに対応することができる。

【0037】また、パッケージ前のコンデンサを用いてコンデンサ内蔵基板を構成することにより製造工程を単純化することができ、さらには厚さを薄くすることができる。また、リードと配線導体が重なり合うように構成することによって、さらに低ESL化することができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態1および実施例1におけるコンデンサの概念斜視図。

【図2】本発明の実施の形態1におけるコンデンサの概念断面図。

【図3】本発明の実施例2におけるコンデンサの概念斜視図。

【図4】本発明の実施例3におけるコンデンサの概念斜視図。

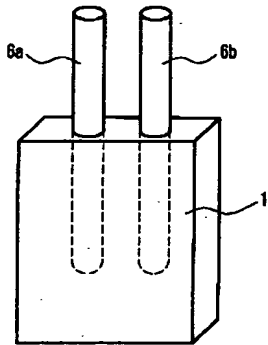
【図5】本発明の実施の形態2における積層型コンデンサの概念斜視図。

【図6】本発明の実施の形態3におけるコンデンサ内蔵基板の要部断面図。

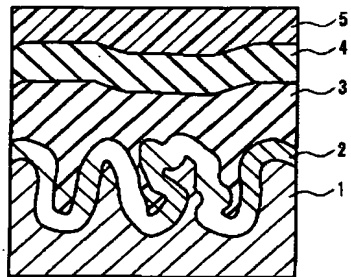
#### 【符号の説明】

- 1, 7 弁金属（多孔質陽極体）
- 2 誘電体層
- 3 固体電解質層
- 4 カーボン層
- 5 銀導電性樹脂層
- 6, 6a, 6b, 6c 弁金属リード
- 8a, 8b 陽極端子
- 9 陰極端子
- 10 外装樹脂
- 11 導電性接着剤
- 12, 12' 配線導体
- 13 絶縁層
- 14 第1の配線回路層
- 15 樹脂層
- 16 第2の配線回路層

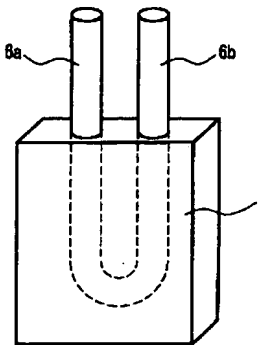
【図1】



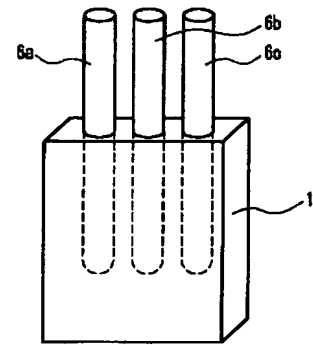
【図2】



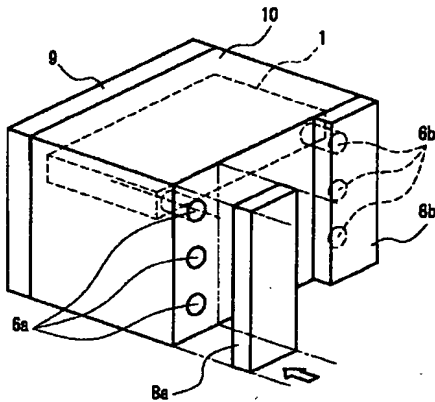
【図3】



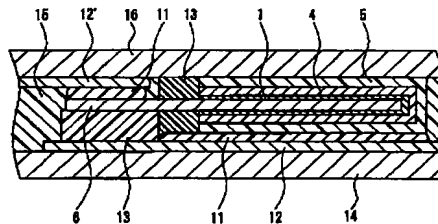
【図4】



【図5】



【図6】



フロントページの続き

(72) 発明者 石川 明洋  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 岡野 和之  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5E346 CC01 CC42 DD07 FF45 HH02  
HH04 HH06